JAC Recruitment
グローバル企業・外資×ハイクラス転職
「語学力」を活かす転職なら、JAC Recruitment

【800～2000万円】Digital Design Engineer

外資系半導体メーカーでの募集です。 弱電回路設計のご経験のある方は歓迎です。

募集職種

人材紹介会社
株式会社ジェイ エイ シー リクルートメント

採用企業名
外資系半導体メーカー

求人ID
1557168

業種
電気・電子・半導体

会社の種類
外資系企業

雇用形態
正社員

勤務地
東京都 23区

給与
800万円 ~ 2000万円

勤務時間
09:00 ～ 18:00

休日・休暇
【有給休暇】有給休暇は入社後4ヶ月目から付与されます 初年度 10日 4か月目から付与（入社日によって按分） 【休日】完全週休…

更新日
2025年11月27日 08:00

応募必要条件

キャリアレベル
中途経験者レベル

英語レベル
ビジネス会話レベル

日本語レベル
ネイティブ

最終学歴
大学卒： 学士号

現在のビザ
日本での就労許可が必要です

募集要項

【求人No NJB2220554】
■デジタル回路エンジニアとして、下記業務を担当頂きます。

・ 製品要件ドキュメント（PRD）の読解と理解に基づき、ロジック回路のマイクロアーキテクチャ仕様を開発
・ マイクロアーキテクチャ仕様に基づき、VerilogまたはSystem VerilogをHDLとして使用してレジスタ転送レベル（RTL）設計を開発

・ RTL動作を検証するためのスタンドアロン・テストベンチを開発
・ 設計のSystem Verilogアサーション（SVA）を記述および検証
・ 合成ツールおよび配置配線ツール用のタイミング制約とクロック定義を記述
・ 業界標準の合成ツール（Genus、Design Compilerなど）を実行し、タイミング問題が発生した場合は修正
・ タイミング／面積／消費電力を含む様々な設計トレードオフを理解し、改善方法を知る
・ 業界標準のSTAツール（Prime Timeなど）の静的タイミング解析（STA）レポートを読解および理解する
・ 社内のアナログ、検証、バックエンド、システム、テストエンジニアリングなど、様々なチームとのクロスファンクショナルなやり取りとコミュニケーションチーム
・ SI後の立ち上げとデバッグ

スキル・資格

【必須】
・半導体/電気電子メーカーでのデジタル回路設計のご経験5年以上
・RTL or VerilogのCoding経験
・英語アレルギーがなくやる気がある方（コミュニケーションレベル）
・Matlab Simulinkの経験/知識歓迎

会社説明

ご紹介時にご案内いたします