



## DFTエンジニア

半導体の設計・製造ソリューションを提供する、世界的リーディング・プロバイダ

### 募集職種

#### 採用企業名

アルチップ・テクノロジーズ株式会社

#### 求人ID

1557078

#### 業種

電気・電子・半導体

#### 会社の種類

中小企業 (従業員300名以下) - 外資系企業

#### 雇用形態

正社員

#### 勤務地

神奈川県, 横浜市港北区

#### 最寄駅

横浜線、 新横浜駅

#### 給与

経験考慮の上、応相談

#### ボーナス

固定給+ボーナス

#### 勤務時間

9:00~17:30

#### 休日・休暇

完全週休二日制

#### 更新日

2026年04月14日 05:00

### 応募必要条件

#### 職務経験

3年以上

#### キャリアレベル

中途経験者レベル

#### 英語レベル

日常会話レベル

#### 日本語レベル

ネイティブ

#### 最終学歴

大学卒：学士号

#### 現在のビザ

日本での就労許可が必要です

### 募集要項

<この求人の魅力>

- ハイエンドSoC向けDFT設計業務を担当
- 最新技術で唯一無二の製品開発に貢献
- DFT設計、ATPG、メモリBISTの実務経験
- フレックス制度・年休125日・401K完備

### 『世界に通用する一流の半導体エンジニアが在籍』

アルチップ・テクノロジーズ・リミテッドは最先端のテクノロジーを用いて半導体の設計から製造、製品化までのサポートを行っております。複雑かつ大規模なASIC/SoCを開発するシステム企業向けに、ASIC設計及び製造をトータルでサポートする半導体事業を展開しております。

5G時代に突入りIoTやAI社海外進む昨今、半導体企業は加速して指針の半導体製品を提供することが必要不可欠になっております。

弊社でもこれまで以上の開発・製造を目指し、企業規模・事業拡大に向けて技術部の組織強化を目指します。

#### 【業務内容】

##### ■ハイエンドSoCのDFT設計業務

以下のような経験・知識のある方を求めています。※すべての条件を満たすことが必須ではありません

- 5年以上のDFT経験、複雑なチップ設計のDFT作業をリードした経験のある方。
- スキャン/ATPG、メモリBIST、JTAG、IPマクロテスト、テスト品質・テスト時間のトレードオフ等のDFTの業界標準等の専門知識をお持ちの方。
- DFT仕様を策定し、DFTアーキテクチャーと手法をリードした経験のある方。
- Verilog HDLまたはVHDLを理解し、シミュレーターや波形デバッグツールの使用経験のある方。
- スキャン/ATPG、メモリBIST、JTAG、IPマクロテスト等の問題をデバッグできる。
- 各DFTモードのSTA用のタイミング制約の開発と解析の経験がある方。

当社の特徴としてお客様のニーズ・用途に合わせて個別にーから設計していきます。当社が行う設計業務はRTL以降の設計業務となり、主にEDAツール(シノプシス社、メンター社、ケイデンス社)を使用して設計をしていただきます。

#### 【職位】

スタッフ～マネージャークラス

#### 【勤務地】

神奈川県

#### 【本社】

神奈川県横浜市港北区新横浜2-3-12  
J R 横浜線、横浜市営地下鉄線 新横浜駅 駅から徒歩3分

#### 【転勤】

無し

#### 【出向】

無し  
国内・海外出張あり

#### 【背景】

企業規模の拡大に伴う技術部門の組織充実のため。

#### 【魅力】

ニーズに合わせたチップをオーダーメイドスタイルで作るため、次々と新しいものを作り出していきたいという方にとっては良い環境です。

#### 【雇用形態】

無期雇用

#### 【試用期間】

6ヶ月

#### 【給与条件】

ご相談に応じます。

#### 【賞与】

前年度の業績により支給することがあります

#### 【昇給】

個人の実績により年1回実施することがある

#### 【社会保険】

健康保険 厚生年金 雇用保険 労災保険

#### 【交通費】

応相談

#### 【手当】

出張手当

#### 【福利厚生】

企業型401K

社内表彰制度  
社会保険完備（雇用・労災・健康・厚生年金）

【就業時間】  
フレックスタイム制（コアタイム10：00-15：00）  
標準勤務時間：9:00-17:30  
休憩：1時間  
残業時間目安：月 20 時間 ～ 40 時間程度

【休日・休暇】  
年間休日125日（2025年度）：土日、国民の祝日、年末年始、夏季休暇  
完全週休2日制（土・日）  
有給休暇：初年度 12 日（1 か月目～入社月に応じて付与）  
上記に加え、勤続年数によってリフレッシュ休暇あり

【受動喫煙対策】  
就業場所 原則禁煙（分煙）

【備考】  
※定年60歳、再雇用制度あり

---

## スキル・資格

【募集要件】  
■SoC設計経験がある方  
■EDAツールを使用しての設計経験がある方  
■デジタル回路設計の出来る方

【歓迎】  
■RTL以降(バックエンド)の設計経験のある方

学歴：理系大学 卒以上  
英語力：初級以上 (簡単な英語でのメールやり取りが出来ること)

【選考プロセス】  
適性試験：無し  
ご都合に合わせてご相談の上進め方は決めさせていただきます

---

## 会社説明