

# nr randstad sourceright



リモート可!新チーム立ち上げで増員募集!半導体アナログ設計エンジニア Analog Design Engineer

グローバル規模の半導体メーカー、製品の幅が広くスキルアップできる

## 募集職種

#### 人材紹介会社

ランスタッド・ソースライト

#### 採用企業名

グローバル規模で展開する大手半導体メーカー

#### 求人ID

1473835

#### 業種

電気・電子・半導体

#### 会社の種類

大手企業 (300名を超える従業員数)

#### 外国人の割合

外国人 半数

#### 雇用形態

正社員

## 勤務地

その他東京

#### 給与

700万円~1100万円

## 勤務時間

フレックスタイム制度あり(コアタイム無し) 基本実働 1日あたり7h45m

#### 休日・休暇

完全週休二日制(土日)、祝日、5/1、年末年始、その他会社規定により休日あり 年間休日125日(2023年度)

## 更新日

2024年05月09日 13:00

## 応募必要条件

## 職務経験

3年以上

#### キャリアレベル

中途経験者レベル

## 英語レベル

日常会話レベル

## 日本語レベル

日常会話レベル

## 最終学歴

大学卒: 学士号

## 現在のビザ

日本での就労許可が必要です

募集要項

#### 【企業の魅力】

日系企業を起源としながら外国籍社員が半数以上を占める、グローバル展開中の有名企業様です。 製品の幅が広く、長期的にさまざまなスキルを身に付けることができる環境です。

#### 【ポジション】

アナログ設計エンジニア パワープロダクトのチームに所属し、アナログ回路設計エンジニアとしてご活躍いただきます。

新チーム立ち上げのための増員募集であり、貴殿のアイディア次第で、プロダクトやチームをより良いものへ導くことができます。

ピープルマネジメント経験をお持ちの方は、マネージャーポジションでお迎えします。

#### ≪具体的には≫

- ・基準電圧、バイアス回路、コンパレータ、アンプなどの CMOS アナログ回路の設計、検証を実施して、性能、面積、電力の要件仕様を満たすための設計
- ・各ブロック設計者と協力して、IPD 製品のシステムおよび設計方策を実現
- ・レイアウトチームに指示し、担当ブロックのレイアウト設計品質を確保
- ・シリコンのデバッグと特性評価を推進
- ・アプリケーションエンジニアと協力して担当ブロックのLab評価(ベンチ評価)を推進
- ・担当するアナログIPブロックにおいて、高品質のドキュメントの作成
- ・DFT(Design for Test)エンジニアと連携し、担当ブロックが DFT方策の通りに実装されることの確認
- ・テストエンジニアやプロダクトエンジニアと緊密に連携して、量産に移行するためのテスト開発をサポート

※ご経験に応じ、プロジェクトのリード、チームメンバーの指導、レビューへの参加、他チームや国内外他拠点との連携、 戦略面への寄与、などもお任せします

## 【勤務地】

東京都内の設計・開発拠点

※転勤予定なし

\*OJT後は在宅勤務可

#### 【勤務時間】

フレックスタイム制度あり コアタイム無し

※標準労働時間 8:45~17:30 又は 9:00~17:45 (休憩 60 分)

#### スキル・資格

### 必須 (MUST)

- ・5年以上のアナログ設計経験
- ・設計ツールや開発手順に対してのスペシャリストレベル(指示を受けなくてもご自身で一連の業務ができる)のスキルを 保有
- ・英語:日常会話レベル(目安: TOEIC 600)
- ・日本語:日常会話レベル
- ・出張が可能であること (海外出張の可能性もあり)

- ・ピープルマネジメント経験(マネージャー採用の場合)
- ・学士以上

# 歓迎(WANT)

・車載製品またはアプリケーションの開発経験 ・IPDまたはGDU製品設計経験

会社説明