



## 【800～2000万円】 Digital Design Engineer

外資系半導体メーカーでの募集です。 弱電回路設計のご経験のある方は歓迎です。

### Job Information

**Recruiter**

JAC Recruitment Co., Ltd.

**Hiring Company**

外資系半導体メーカー

**Job ID**

1557168

**Industry**

Electronics, Semiconductor

**Company Type**

International Company

**Job Type**

Permanent Full-time

**Location**

Tokyo - 23 Wards

**Salary**

8 million yen ~ 20 million yen

**Work Hours**

09:00 ~ 18:00

**Holidays**

【有給休暇】有給休暇は入社後4ヶ月目から付与されます 初年度 10日 4か月目から付与（入社日によって按分） 【休日】完全週休...

**Refreshed**

January 22nd, 2026 00:00

### General Requirements

**Career Level**

Mid Career

**Minimum English Level**

Business Level

**Minimum Japanese Level**

Native

**Minimum Education Level**

Bachelor's Degree

**Visa Status**

Permission to work in Japan required

### Job Description

【求人No NJB2220554】

■デジタル回路エンジニアとして、下記業務を担当頂きます。

- ・ 製品要件ドキュメント（PRD）の読解と理解に基づき、ロジック回路のマイクロアーキテクチャ仕様を開発
- ・ マイクロアーキテクチャ仕様に基づき、VerilogまたはSystem VerilogをHDLとして使用してレジスタ転送レベル（RTL）設計を開発

- ・ RTL動作を検証するためのスタンドアロン・テストベンチを開発
  - ・ 設計のSystem Verilogアサーション（SVA）を記述および検証
  - ・ 合成ツールおよび配置配線ツール用のタイミング制約とクロック定義を記述
  - ・ 業界標準の合成ツール（Genus、Design Compilerなど）を実行し、タイミング問題が発生した場合は修正
  - ・ タイミング／面積／消費電力を含む様々な設計トレードオフを理解し、改善方法を知る
  - ・ 業界標準のSTAツール（Prime Timeなど）の静的タイミング解析（STA）レポートを読解および理解する
  - ・ 社内のアナログ、検証、バックエンド、システム、テストエンジニアリングなど、様々なチームとのクロスファンクショナルなやり取りとコミュニケーションチーム
  - ・ SI後の立ち上げとデバッグ
- 

## Required Skills

- 【必須】
  - ・ 半導体/電気電子メーカーでのデジタル回路設計のご経験5年以上
  - ・ RTL or VerilogのCoding経験
  - ・ 英語アレルギーがなくやる気がある方（コミュニケーションレベル）
  - ・ Matlab Simulinkの経験/知識歓迎
- 

## Company Description

ご紹介時にご案内いたします