



第二新卒・ミドルシニア・ブランク歓迎【東京】半導体（LSI）デジタル・アナログ設計・評価エンジニア/年間休日120日以上

大手企業様と多数取り引きがあるため、様々な開発案件の経験が積める！

## Job Information

### Hiring Company

[Seedea Corporation](#)

### Job ID

1210822

### Industry

Hardware

### Company Type

Small/Medium Company (300 employees or less)

### Non-Japanese Ratio

Majority Japanese

### Job Type

Permanent Full-time

### Location

Tokyo - 23 Wards, Ota-ku

### Train Description

Keikyu Airport Line, Tenkubashi Station

### Salary

5 million yen ~ 8 million yen

### Work Hours

9:00~18:00(休憩60分)

### Holidays

完全週休2日+祝日/年末年始休暇/慶弔公事休暇/年次有給休暇/特別休暇/看護介護休暇/年間休日120日以上（会社カレンダーあり）

### Refreshed

May 7th, 2026 08:00

## General Requirements

### Minimum Experience Level

Over 1 year

### Career Level

Mid Career

### Minimum English Level

Daily Conversation

### Minimum Japanese Level

Native

### Minimum Education Level

High-School

### Visa Status

Permission to work in Japan required

## Job Description

大手企業様と多数取り引きがあるため、様々な開発案件の経験が積めます。

開発案件によっては、社内で設計もしくは在宅勤務可能。

たくさんの技術者を抱えてスピードで回している会社と比べると、規模が小さいからこそ、丁寧にFacetoFaceで対応が可能。

60歳になると条件が揃えば嘱託社員に切り替えて、65歳まで雇用可能（※開発案件によっては年齢問わず雇用/最年長68歳）

2021年8月に事業拡大のため、本社および東京デザインセンターはオフィス移転。

### 【仕事内容】

導体製品（デジタル/アナログ）開発におけるフロントエンド、ミドルレンジ、バックエンド設計及びテスト/評価業務

スキルや得意分野に応じてお仕事をお任せします。

経験の浅い方は、補助的な評価業務からスタートします。

#### \*デジタル設計例

RTL設計(論理設計)/検証/DFT/インプリ/P&R/STA/タイミング検証/FPGA等

#### \*アナログ設計例

各種アナログIP設計/回路/レイアウト/実機評価等

#### \*テスト開発例

プログラミング設計、テスター評価/解析業務等

### ■対象製品・技術

- ・ デジタル：RTL設計/検証/タイミング検P&R/FPGAインプリなど
- ・ アナログ：各種アナログIP設計、レイアウト、実機検証等
- ・ アナログIC/通信用RF-IC/車載用LSI/産業機器制御用LSI/イメージング機器用LSI/NANDメモリなど

### ■プロジェクト例

※高周波、システムLSI、IC、混載回路など

- ・ 次世代車載プラットフォーム開発
- ・ IoT社会実現にむけたLSI開発
- ・ 高速IF（インターフェース）、I/O開発
- ・ 高速処理IP開発
- ・ 先進のNAND型フラッシュメモリ開発
- ・ 先端（CMOS）イメージセンサ開発
- ・ 次世代新規格メモリ開発
- ・ 設計環境開発など

### ■取引企業

ルネサスエレクトロニクス、ソニー、日立、東芝、キャノン等

大手半導体メーカーが中心です。大手メーカー出身のベテランエンジニアからOJTを受けることができます。

### ■先輩社員の声

自身の希望、適性、知識、技術を把握した上で、希望するプロジェクトにアサインをしてもらいやすい環境です。

2年、3年先の最先端モノづくりに携わることが出来るため、自身の専門性を磨くことができ市場価値を高めながら業務に取り組むことができます。

## Required Skills

### ●【必須スキル】

- ・ デジタルまたはアナログの設計もしくは評価の経験
- ・ 下記いずれかの使用経験  
VerilogHDL, SystemVerilog, NC-Verilog, VCS, Design Compiler, DFT, PrimeTime, Quatus, Vivado, Virtuoso, Calibre, Spice, Perl, Tcl などの使用経験

スキルに不安をお持ちでもお気軽にご応募ください◎

20代～60代の方活躍中！

### 【勤務地】

#### ■羽田オフィス

東京都大田区羽田空港1-1-4 羽田イノベーションシティ ZoneK 2F

\*天空橋駅までの電車所要時間

品川駅より13分、浜松町駅より15分、東京駅より21分、横浜駅より15分

#### ■東京都プロジェクト先

※勤務地は希望に応じて決定いたします

### 【待遇・福利厚生】

- ・ 雇用形態：正社員《試用期間》6ヶ月《試用期間の勤務条件》正社員と同じ（6ヶ月後に、正社員登用を検討致します/条件の変更無し）
- ・ 雇用期間：定めなし
- ・ 給与：34万～60万程度、年収500万円～800万円程度
- ・ 給与形態：固定給制（月給）
- ・ 給与備考：残業代別途支給

- 昇給：年1回（7月）
- 賞与：年2回（7月・12月）
- 手当：通勤手当/残業手当/役職手当/赴任手当
- 各種保険：雇用保険/労災保険/健康保険/厚生年金保険
- 福利厚生：退職金/慶弔見舞金制度/育児休暇制度/介護休職制度/借り上げ社宅制度
- 制度面の備考：退職金（勤続年数3年以上）/転居支度金制度/報奨金制度/通勤手当(上限30,000円)
- 各種保険

#### 【勤務条件・休暇】

- 就業時間：09:00～18:00(休憩60分)  
時間外勤務あり 時間外勤務の目安・備考:平均20～30時間程度/月

受動喫煙防止のための取り組み：詳細は労働条件通知書にて明示いたします。

---

## Company Description

### モノづくりの戦略パートナーとして

株式会社シーディアは、2004年の創業以来、信頼されるテクノロジーサービスパートナーとして、LSI開発、組込みソフトウェア、ITおよびインフラプロダクトにおけるソリューションを世界中のお客様に提供してきました。企業規模の拡大追及や他社競争ではなく、社員全員が満足と誇りを持って技術努力を追求し、お客様からの期待に応えようという感情と行動を起こすことの積み重ねによって成長をして参りました。

目先の課題だけでなく未だ見ぬ課題に気づき、すべての技術とソリューションにこだわりを持って成長し続けることは、当社だけではなくお客様まへ時代に合わせた価値の創造をもたらすものと確信しております。今後もお客様とのパートナーシップを強め、ビジネス戦略をサポートし、成功に導くソリューションを実現して参ります。